

STRUCTURE DES MACHINES

Question 1

Entrées-sorties

- (A) Une liaison parallèle est une liaison multi-lignes.
- (B) Plusieurs signaux différents peuvent transiter sur une seule ligne série.
- (C) Un bit de parité permet de détecter une erreur dans une transmission.
- (D) La longueur maximale d'une liaison série est supérieure à celle d'une liaison parallèle.
- (E) On ne peut pas communiquer dans les deux sens sur une ligne half duplex.

Question 2

Pipeline

- (A) Un "pipeline" permet d'effectuer plusieurs opérations simultanément.
- (B) L'élément le plus rapide du "pipeline" fixe la vitesse de celui-ci.
- (C) Un "pipeline" à 5 niveaux met 17 unités de temps pour effectuer le calcul de 10 opérations.
- (D) Toute instruction peut être mise en "pipeline".
- (E) Une unité à n niveaux de "pipeline" peut être n fois plus rapide que la même unité sans "pipeline".

Question 3

Mémoires

- (A) Une EPROM est effaçable électriquement.
- (B) Une mémoire 48K x 1 bit a un bus d'adresse de 16 lignes et un bus de données de 2 lignes.
- (C) Une mémoire 96K x 4 bits peut contenir 49152 octets.
- (D) Une mémoire vive dynamique contient davantage de transistors qu'une mémoire vive statique de même contenance.
- (E) Une mémoire cache sert à protéger les données contre l'effacement accidentel lors d'une coupure du réseau électrique.

Question 4

- (A) Un CD-ROM est une mémoire à accès aléatoire.
- (B) Un CD-ROM 9X a un débit de 1200 Koctets par seconde.
- (C) On peut stocker 15 minutes de vidéo sur un CD-ROM.
- (D) Le CD-ROM est un support magnétique.
- (E) Un CD-ROM contient plusieurs pistes.

Question 5

Numération

La notation $N = (1, M) 2^E$ représente les nombres en virgule flottante normalisée dans laquelle :

M est la mantisse (ici strictement positive) et E l'exposant.

M est représenté sur 8 bits et E sur 4 bits en code complément à deux.

- (A) Le plus grand nombre que l'on peut représenter vaut exactement 128.
- (B) Le nombre (0) n'a pas de représentation exacte.
- (C) Le nombre (1) n'a pas de représentation exacte.
- (D) Le plus petit nombre différent de zéro vaut 0.015625.
- (E) $M=(00011000)_2$ et $E=(0101)_2$ représentent le nombre 3.

Question 6

Architecture

R.I.S.C : Reduced Instruction Set Computer - C.I.S.C : Complex Instruction Set Computer

- (A) Un processeur conçu sur une architecture RISC comporte toujours davantage de puces qu'un processeur CISC.
- (B) A une instruction d'un processeur CISC correspond généralement plusieurs instructions équivalentes pour un processeur RISC.
- (C) Les instructions RISC ont toutes la même taille.
- (D) On utilise généralement un "pipeline" pour chercher, décoder et exécuter les instructions RISC.
- (E) Un processeur CISC permet d'effectuer des opérations plus compliquées qu'un processeur RISC.

ALGORITHMIQUE ET PROGRAMMATION

Question 7

Soit l'algorithme suivant écrit en pseudo langage. Il décrit une fonction prenant pour paramètre un entier et retournant un entier. Le coût d'exécution de chaque ligne est précisé devant celle-ci.

0	Fonction FUNC1(entier n) retourne un entier pour
0	$n \geq 2$
0	Début
0	ai, aj, ak : entier
1	i : entier
1	aj := 1
2	ak := 0
2	pour i depuis 2 jusqu'à n faire
1	ai := ak + aj
1	ak := aj
0	aj := ai
1	fin de faire
0	retourne ai
	Fin

- (A) FUNC1(5) retourne la valeur 5.
- (B) FUNC1(10) retourne la valeur 55.

- (C) Le coût d'exécution de FUNC1(10) est de 55.
- (D) La durée de calcul de FUNC1(N) est proportionnelle à N pour N très grand.
- (E) La mémoire utilisée pour calculer FUNC1(N) est proportionnelle à N pour N très grand.

Question 8

Soit l'algorithme suivant écrit en pseudo langage. Il décrit une fonction prenant pour paramètre un entier et retournant un entier. Le coût d'exécution de chaque ligne est précisé devant celle-ci.

0	Fonction FUNC2(entier n) retourne entier
0	Début
1	Si (n ≥ 2)
3	Retourne FUNC2(n- 1) + FUNC2(n- 2)
0	Si non retourne n
1	Fin

- (A) FUNC2(6) vaut 6.
- (B) FUNC2(10) vaut 55.
- (C) Le coût d'exécution de FUNC2(5) est de 26.
- (D) Il faut une durée proportionnelle à N pour calculer FUNC2(N).
- (E) Il faut une place en mémoire proportionnelle à N pour calculer FUNC2(N).

Question 9

Soit l'algorithme suivant écrit en pseudo langage. Il décrit une fonction prenant pour paramètres trois entiers et retournant un entier.

L'opérateur « mod » donne le reste de la division entière.

L'opérateur « DIV » donne le quotient de la division entière.

Fonction FUNC3(entier u, v, r) retourne entier	
Début	
Si (v = 0) alors retourne r	
Si non	
Si ((v mod 2) <> 0)	
Alors retourne FUNC3(2*u, v DIV 2, r+u)	
Si non retourne FUNC3(2*u, v DIV 2, r)	
Fin	

- (A) FUNC3(0,1,3) retourne 4.
- (B) FUNC3(2,2,4) retourne 8.
- (C) FUNC3(1,3,7) retourne 10.
- (D) FUNC3(1,1,N) retourne N.
- (E) FUNC3(0,N,N) retourne N.

SYSTÈMES D'EXPLOITATION

Question 10

- (A) Un système d'exploitation est écrit entièrement en assembleur.
- (B) Un pilote de périphérique est écrit indépendamment du système d'exploitation.
- (C) La mémoire virtuelle peut être simulée par une disquette.
- (D) On peut lire un disque dur formaté par un système d'exploitation sur un autre système d'exploitation.
- (E) Sur un processeur donné, on ne peut faire fonctionner qu'un seul système d'exploitation.

Question 11

Langages/compilation

- (A) Un langage orienté objets permet de manipuler des concepts abstraits.
- (B) On peut faire de la conception objet en langage Pascal.
- (C) Les fonctions des bibliothèques standards sont remplacées par leur code machine à la compilation.
- (D) Les applications liées dynamiquement sont plus rapides que celles liées statiquement.
- (E) Les programmes liés dynamiquement sont plus petits sur le disque dur que ceux liés statiquement.

Question 12

- (A) Un programme objet peut être exécuté sur n'importe quelle machine.
- (B) Un compilateur sur une machine dont l'unité centrale est un processeur P1 peut générer un exécutable fonctionnant sur une machine dont l'unité centrale est un processeur P2 d'architecture différente.
- (C) Un programme en assembleur peut être directement exécuté par un processeur.
- (D) Un langage peut être à la fois de type interprété et de type compilé.
- (E) Un éditeur de liens permet de modifier un programme source.

RÉSEAUX

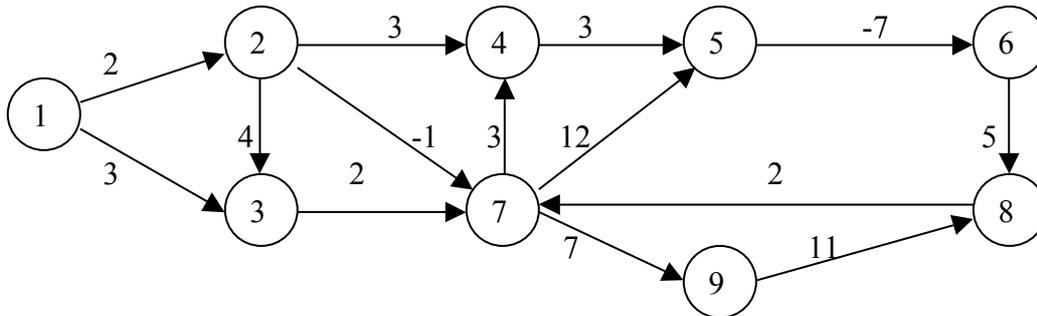
Question 13

- (A) Dans le modèle OSI, la couche physique définit les caractéristiques électriques du réseau informatique.
- (B) La couche liaison du modèle OSI définit les concepts d'adressage et de routage.
- (C) La fiabilité des données dans le modèle OSI est assurée par la couche transport.
- (D) Dans TCP/IP, l'unité d'information transmise est le paquet.
- (E) TCP/IP ne fonctionne qu'avec des réseaux de type "ethernet".

GRAPHE

Question 14

Soit le graphe valué suivant :

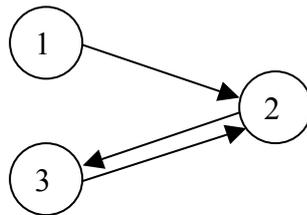


- (A) Ce graphe contient 3 cycles.
- (B) Le plus court chemin du sommet 1 au sommet 8 est (1,3,7,9,8) et vaut 23.
- (C) Le plus long chemin du sommet 1 au sommet 7 vaut 7.
- (D) Le plus court chemin du sommet 6 au sommet 5 vaut 19.
- (E) Le plus court chemin du sommet 2 au sommet 4 vaut 2.

Question 15

Arbres

La donnée de $A=\{1..3\}$ et de $R=\{(1,2),(2,3),(3,2)\}$ correspond à :



Parmi les relations R suivantes, définies sur l'ensemble A correspondant, quelles sont celles définissant un arbre ?

- (A) $A=\{1..4\}$ $R=\{(1,2),(3,4),(1,3),(4,1)\}$
- (B) $A=\{1..6\}$ $R=\{(2,3),(3,4),(4,6),(3,5),(2,1)\}$
- (C) $A=\{1..6\}$ $R=\{(1,2),(1,3),(1,4),(1,5),(6,5)\}$
- (D) $A=\{1..5\}$ $R=\{(1,2),(2,4),(1,3),(2,5),(3,4)\}$
- (E) $A=\{1..5\}$ $R=\{(1,2),(1,3),(3,4),(4,5),(5,3)\}$

LOGIQUE

Question 16

Soient p et q deux propositions

La proposition 'si p alors q' se note 'p q'. La connectique logique s'appelle implication.

Sa table de vérité est :

(A)

p	q	p q
0	0	1
0	1	0
1	0	0
1	1	1

(B)

p	q	p q
0	0	1
0	1	1
1	0	0
1	1	1

Les résultats suivants sont-ils corrects ?

(C) $(p \rightarrow q) = (\bar{p} \vee q)$

(D) $(p \rightarrow q) = (\bar{q} \rightarrow \bar{p})$

(E) $\overline{(p \rightarrow q)} = p \wedge \bar{q}$

Question 17

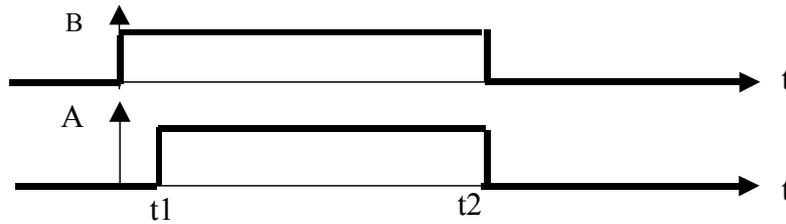
ELECTRONIQUE NUMERIQUE

Un circuit logique est tel que sa sortie S, fonction de 6 entrées $A_0, A_1, A_2, A_3, A_4,$ et A_5 , s'exprime par la fonction logique suivante :

$$S = A_0 \cdot \bar{A}_1 \cdot \bar{A}_2 \cdot \bar{A}_3 \cdot \bar{A}_4 \cdot \bar{A}_5 \vee \bar{A}_0 \cdot A_1 \cdot \bar{A}_2 \cdot \bar{A}_3 \cdot \bar{A}_4 \cdot A_5 \vee \bar{A}_0 \cdot \bar{A}_1 \cdot A_2 \cdot \bar{A}_3 \cdot A_4 \cdot \bar{A}_5 \vee \bar{A}_0 \cdot \bar{A}_1 \cdot \bar{A}_2 \cdot A_3 \cdot A_4 \cdot A_5$$

Dans cette expression, « \vee » représente la fonction « OU », le point « \cdot » la fonction « ET » et la barre « $\bar{\quad}$ » la fonction « NON ».

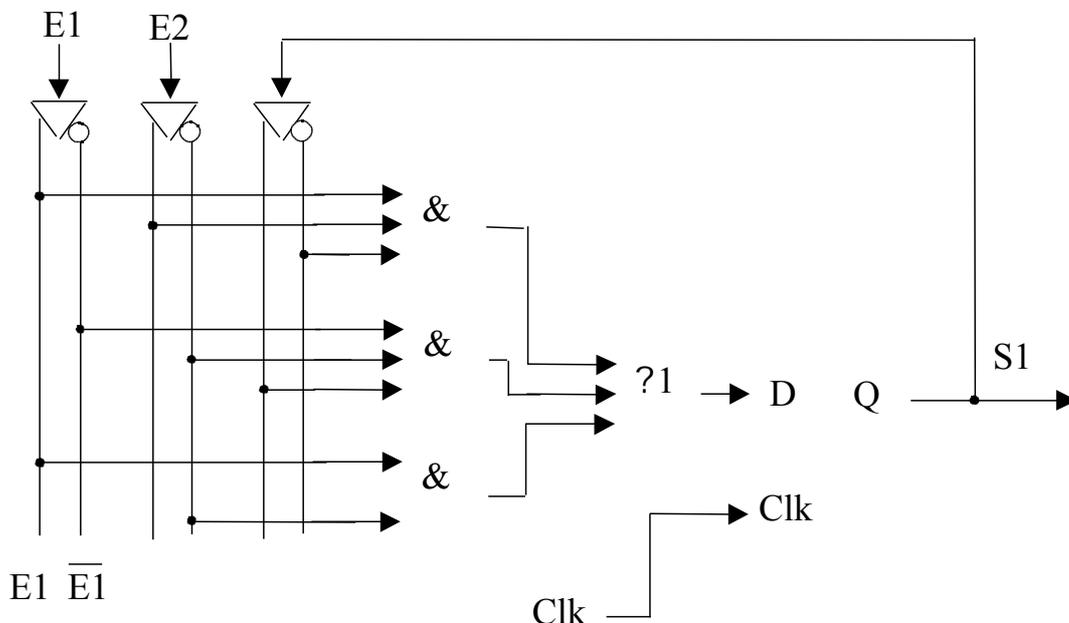
(A) Son comportement peut être décrit ainsi : La sortie S reproduit l'état logique de l'entrée A_n telle que la valeur décimale n se retrouve codée en binaire naturel par le nombre binaire A_4A_5 .



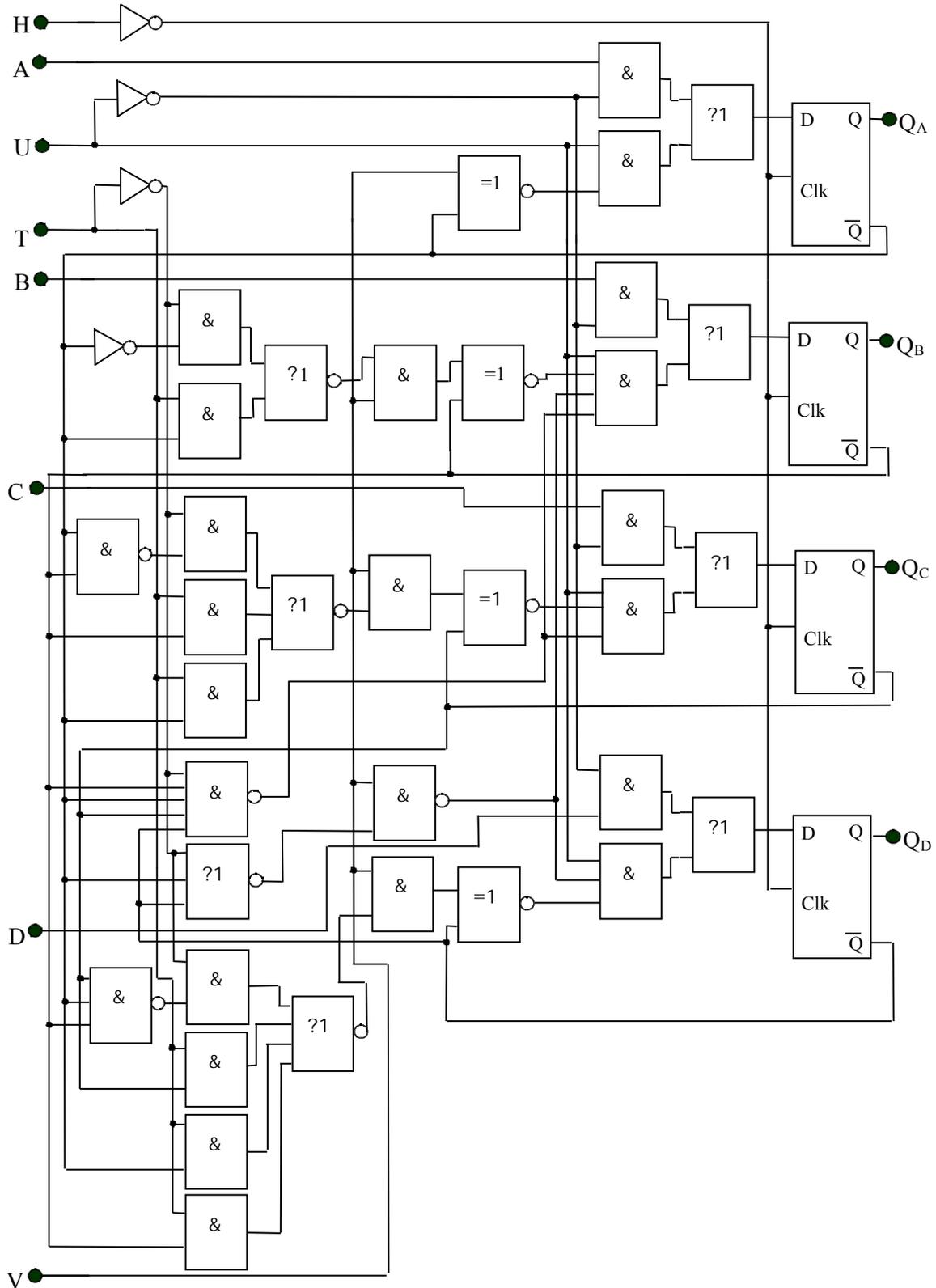
- (C) A l'instant $t_0 = 0$, B passe de 0 à 1, A étant à 0. A l'instant $t_1 = 5$ ns, A passe à 1. A cet instant $t_1 = 5$ ns, la sortie C est au niveau logique 0.
- (D) A l'instant $t_2 = 20$ ns A et B passent simultanément à 0. A l'instant $t_3 = 22$ ns la sortie C est obligatoirement au niveau logique 1.
- (E) Sur le circuit précédant on remplace les portes « NON ET » par des portes «NON OU » (ou « NOR »). Ce nouveau circuit a le même fonctionnement logique que le précédant sur lequel on aurait interposé des portes « NON » sur les deux entrées et si l'on considérait comme sortie, sa sortie complémentée.

Question 19

- (A) Une mémoire ROM, considérée comme un circuit dont les entrées sont les bits d'adresse Ad_i et les sorties sont les bits de données D_i , est un circuit de logique combinatoire.
- (B) Une RAM de 256 Kmots de 16 bits permet, par programmation, de réaliser, en parallèle 16 fonctions différentes de 18 variables. Chacune de ces fonctions peut être n'importe laquelle des fonctions logiques de 18 variables.
- (C) Le circuit programmable de type PAL symbolisé sur la figure suivante réalise la fonction « Bascule JK ».



On étudie le circuit de la figure suivante :



(D) L'entrée U permet, quand elle est positionnée à 0, le chargement synchrone parallèle des entrées ABCD dans les 4 bascules D.

(E) Le circuit réalise la fonction registre à décalage Droite ou Gauche suivant la valeur de la variable logique T.